

注：武汉市科技局项目（NO. 2017010201010124）

摘要：在现代工业领域中，需要处理的图像数据越来越庞大，单平台单线程的计算效率已经不能满足于需求。从多核 CPU，GPU，DSP 再到 FPGA，以及它们之间的多种搭配组合，虽然实现了并行运算的操作，但却不能解决软硬件协同设计的难题，且其功耗较大，受限较多。针对这类问题，本文通过结合 FPGA 平台与 OpenCL 标准来将 OpenCV 中一些关键的识别算法转化为硬件模块，从而提高图像数据处理速度。将此系统应用于传送带测试，可以将传统的传送带速度由 0.5m/s 提升至 2.5m/s，并在此速度下进行高速识别，进而在工厂、物流等领域代替人工操作，实现商品的自动分拣和分类统计功能，提升工作效率。

关键词：并行计算；OpenCL；FPGA；高速识别；硬件加速

中图分类号：TP274+.3 文献标识码：A 文章编号：1006-883X(2018)11-0013-05

收稿日期：2018-10-09

基于 FPGA 和 OpenCL 硬件加速的运动物品识别系统

葛迪 邱程 侯群

江汉大学，湖北武汉 430056

一、引言

1、研究背景及意义

此系统的开发是为了应对现在日益庞大的数据处理量需求，加速数据处理效率。从最初的单核 CPU，发展到后来的多核 CPU，虽然处理速率有了显著的增强，但功耗较大，且从软硬件协同的角度上来看，在并行操作过程中，调整比较困难，再发展到如今利用 CPU、GPU、DSP 和 FPGA 来互相搭配，实现多内核运算，大大降低了功耗，而不足之处在于其算法逻辑的设计是一道不可避免的难题^[1]。

2012 年 11 月，Altera 公司公开展示一款基于 FPGA 的 OpenCL SDK，这种开放式标准可以让开发者在编程实现过程中用 C/C++ 语言来代替传统的硬件编程语言，这样无需再深入思考 FPGA 底层 HDL 语言设计，大大简化编程实现过程，将更多的时间放在并行加速的优化设计上^[2]。FPGA 和 OpenCL 结合的优势如下：

(1) 比较于 CPU，GPU 等处理器，具有大幅度提高性能，功耗低的优势；

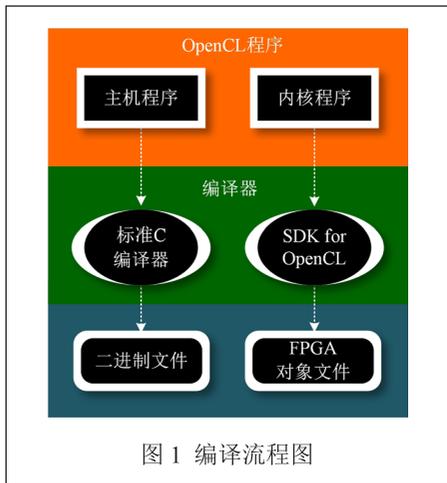
(2) 基于 C 的编程环境，具有灵活的可编程性和并行执行能力；

(3) 降低在提取线程级并行处理操作在 FPGA 中实现以提高性能时的难度；

(4) 设计过程中，OpenCL 将相应的高级描述转化为流水线，可移植性强。

2、OpenCL 简介

OpenCL (Open Computer Language) 是一种开放性的语言标准，能够为异构平台提供编写程序的框架^[3]。最早于 2008 年由苹果公司提出，希望能够为软硬件的协同设计提供更多的方式。OpenCL 支持基于 C/C++ 的编程环境的代码开发，并且可以很好地应用于 CPU、GPU、DSP 和 FPGA 系统中，除此之外，支持相应的 API，并通过 PCI-E 协议实现硬件与主机的数据交互。



(1) OpenCL 架构及其模型分析

OpenCL 架构由平台模型、执行模型、内存模型、编程模型四个模型组成^[4]。平台模型架构主要由一个主机和多个 OpenCL 计算设备构成，每个设备由一个或多个计算单元组成，每个计算单元又包含多个处理元件。所有通过 OpenCL 执行的操作都是由主机发出，控制处理元件完成相应计算工作，再反馈给主机。执行模型的核心工作在于操作相应的 kernels 的运行。通过定义索引，赋予全局以及局部 ID 来不断切割任务，创建相应工作组。内存模型是通过私有内存、本地内存、常量内存以及全局内存来完成内存空间的管理操作^[5]。最后，编程模型是建立在 OpenCL 提供了基于任务分割以及数据分割的并行运算机制上，在运算过程中，每一个空间节点和内存中实例的对象相对应，将算法不断细化、切割，且每个线程相互之间保持独立^[6]。开发者只需要按照需求定义并行运算数据量，具体操作交由 OpenCL 实现分配。

(2) OpenCL 在 FPGA 上的实现

FPGA 可以根据用户需求制定特定的硬件设计模块，具有优良的并行能力^[7]。往往在一块 FPGA 系统中，存在着上百万的逻辑单元，通过这些逻辑电路实现对应

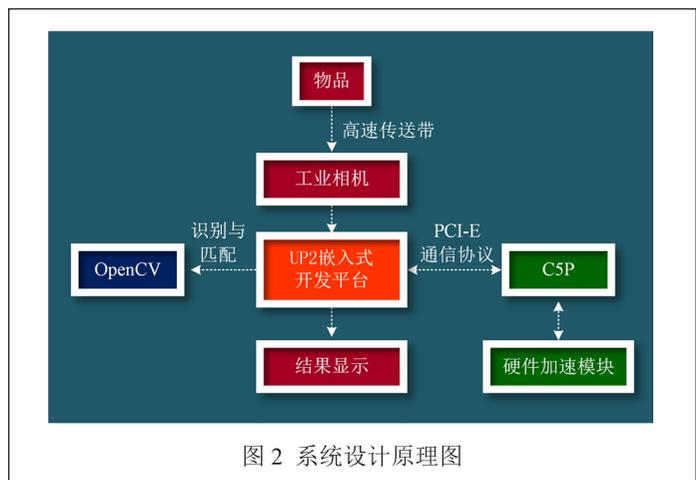
的逻辑功能。除此之外，还具有上千的 DSP 模块，用来实现算法加速等功能^[8]。

Alter 的 OpenCL SDK 支持异构平台的并行开发环境，并不像传统开发需要在固定的处理器上完成，而是将程序转化为 FPGA 上的硬件模块，将其作为 FPGA 的配置数据的形式下输出。在操作过程中，PC 会将写入这些数据的 FPGA 进行内核处理。从上文的阐述不难看出开发者在编程过程中可以在不具备硬件设计基础的情况下得到 FPGA 的配置数据，用 C 语言完成中间的设计操作。编译器编译文件过程如图 1 所示。

接下来，本文将介绍基于 FPGA 与 OpenCL 所设计的一套高速传送带上的物品分类统计系统，将从系统原理、结构功能、软硬件实现以及测试数据及其分析进行阐述。

二、系统介绍

在现代工业领域，传送带被广泛运用于各类商品的包装、检测等工作中。传统的传送带应用一般处于低速状态，物体运动速度很低，配合人工辅助操作来实现，因此这种方法的效率较低，处理速度较慢，且需要人工的参与，逐渐变得不太适合于现今这种物流量大、效率需求高的实际生产需求。而如果加快传送带速度，人工辅助操作就不能与高速运动下的物体相适应，人眼甚至不能捕捉到物体准确的信息，更无法对其进行判断与操作。如果计算机和机器可以代替人工操作，便可以在高速传送带上的实际化操作，从而有效地完成各种实际应用，满足提高效率的需求。为了保证高速识别，本文基于 FPGA 和 OpenCL 技术设计了一款高速传送带的运动物品识别系统，将传统识别的传送带速度由 0.5m/s 提升至 2.5m/s。



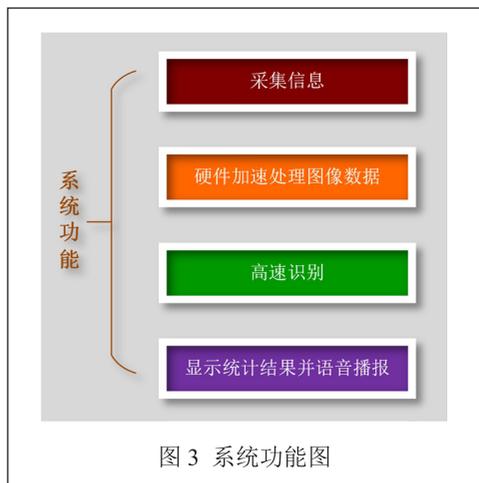


图3 系统功能图

1、系统设计

本文所设计的系统由五部分组成：用于捕获图像数据的500万像素的高速工业相机；用于匹配处理图像数据的UP2开发板；用于支持FPGA和OpenCL进行硬件加速的C5P开发板；用于显示结果并进行语音播报的QT显示界面；专门定制的3m×1m×0.5m的高速传送带，如图2所示。

物品在高速传送带上经过工业相机时，被相机捕获相应图像数据，以.jpg的格式传给UP2。UP2进行图像的处理和匹配，在处理过程中先通过OpenCV进行物体特征识别，物体特征包括形状、大小、纹理等标志位，同时，UP2将部分数据通过PCI-E协议传送给C5P，C5P对获得的图像数据交由硬件加速模块进行硬件加速处理，再将处理后的数据返还给UP2，当检测到正确的样本，特征标志位改变，UP2就将数据通过HDMI转VGA通道和AUX交互给扬声器进行语音播报，并将匹配的结果显示在QT界面上。

2、系统功能

系统功能如图3所示，其主要功能有以下几个方面：

(1) 采集信息：本系统使用500万像素高速工业相机捕获样本在传送带上的图像信息；

(2) 硬件加速处理图像数据：结合OpenCL与FPGA对来自UP2的图像数据进行硬件加速处理；

(3) 高速识别：本系统借助OpenCV实现了实时物体特征识别。通过OpenCV，选取扩展的LBP特征，结合Adaboosting算法进行样本检测以及分类器的训练，然后通过实验测试分析不同分类器样本库大小和正负样本质量对实验结果的直接影响，最终通过实验比较选取最好的样本库；

(4) 基于QT Creator结果显示：QT提供了信号槽机制，可以很好地降低耦合，提升代码的复用性，所以选用其作为显示界面。上面增设五个功能按钮，分别为预览、计数、开始、停止以及语音播报的功能。同时QT的开源环境以及可移植性强的特点也方便于后期的跨平台开发^[9]。

三、硬件实现

硬件设计如图4所示，主要包括UP2嵌入式开发板、C5P开发板、扬声器以及显示屏四个模块。

(1) 硬件模块

SDRAM芯片采用LVCMOS信号标准，可以进行数据的存储提取。

C5P开发板有2个七段数码显示管，七段数码管的每个引脚（共阳模式）均连接到Cyclone V FPGA，还有4个由FPGA直接控制的LED。每一个LED都由Cyclone V FPGA独立驱动，驱动相关的引脚至高电平或低电平来打开或关闭LED。FPGA输出低电压的时候，对应的字码段点亮，反之则熄灭，输出的低电平信号可作为后期输出给机械臂的控制信号。

PCI-E接口进行UP2和C5P开发板间的通信。PCI-E系

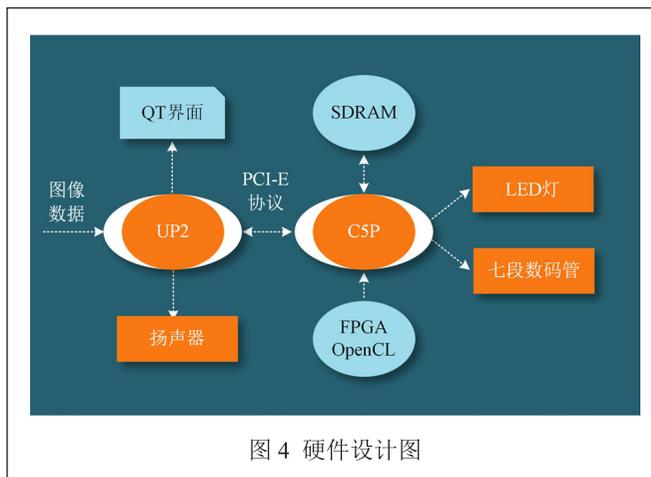


图4 硬件设计图

统是由 FPGA 系统和 PC 系统两个主要组件组成。FPGA 系统基于 Avalon-MM Cyclone V Hard IP for PCI Express 和 Modular SGDMA 开发。PC 端的应用软件是 Terasic 基于 Intel PCI-E 内核模式驱动开发的。

(2) FPGA 结合 OpenCL 的硬件加速模块

FPGA 具有实现宏函数的嵌入式阵列以及实现普通功能的逻辑阵列，具有很强的并行运算能力^[6]，但实现操作过程中往往不可避免地需要使用比较繁琐的 HDL 语言，而 OpenCL 就为其提供了一种开放式标准，用纯 C 语言来代替 HDL，这样大大简化了编程实现过程。C 环境下 OpenCV 的一些识别算法程序，例如积分图像算法，在需要计算多个区域的直方图的时候，可以用来提高统计图像子区域像素的效率。这种算法在图像模糊、边缘提取、对象检测的时候可以极大地降低计算量，所以在 OpenCV 识别过程中会被反复调用执行。我们将这类算法通过 OpenCL 将其转化为 FPGA 上的硬件模块，将这些硬件模块进行并行运算，从而加速图像数据处理。具体实现操作如下：利用 Quartus 工程编译最终用于配制 FPGA 的 .sof 文件，将 .sof 文件转化为 .jic 文件，通过 JTAG 端口借助串行 Flash 引导功能将 .jic 文件烧写到 EPCQ 器件中进行编程固化。

四、软件实现

由于传送带上的货物检测主要以边缘、线段为主，所以采取 LBP 特征进行分类，并通过 Adaboosting 算

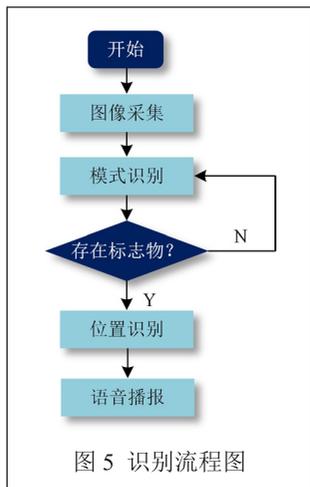


图 5 识别流程图

法来训练分类器，进行样本的检测以及可视化分析。Adaboosting 算法是一种迭代算法，其核心思想通过不断改变权值，最终按照权值将弱分类器组合为一个最强分类器，其原理就不再赘述^[10]。识别流程如图 5 所示。

五、测试数据及分析

能否快速正确识别物体是整个系统能够正常运行的关键。为测试物体框架的实时性和准确性，构建以下测试框架。首先测试系统实时性，把样本 A、B、C 与其他物体放在传送带上，改变传送带速度，记录系统是否正确检测到相应样本，数据如表 1 所示；其次测试系统识别准确性，将各种各样的负样本放在传送带上，记录系统误判比，如表 2 所示。

对图表进行处置分析，可知物体识别准确性与负样本数目、传送带速度有关。当负样本数目足够时，在通过 OpenCL 加速后系统可以在比较理想的识别率的基础上对处于 2.5m/s 的高速传送带上的物品进行识别以及分类，该系统符合设计初衷。

表 1 物体识别实时性测试

样本	测试次数	是否识别	传送带速度 (m/s)
A	100	是	0.5
	100	是	1.5
	100	是	2.5
B	100	是	0.5
	100	是	1.5
	100	是	2.5
C	100	是	0.5
	100	是	1.5
	100	是	2.5

表 2 物体识别准确性测试表

物体	负样本数目	误判比	传送带速度 (m/s)
A	200	2/200	2.5
	600	7/600	2.5
	800	10/800	2.5
	1000	9/1000	2.5
B	200	3/200	2.5
	600	6/600	2.5
	800	5/800	2.5
	1000	10/1000	2.5
C	200	3/200	2.5
	600	4/600	2.5
	800	11/800	2.5
	1000	9/1000	2.5

六、总结

本文介绍了 OpenCL 的并行运算架构,研究了并行计算的模型,以及其在 FPGA 上的实现方式,最后基于 FPGA 与 OpenCL 的硬件加速设计了一套在高速传送带上的商品分类识别系统,并对测试结果进行了分析,系统的准确性达到了预期的目标。该系统进一步的完善在于, FPGA 开发板会将 PCI-E 传来的图片数据处理后在 FPGA 开发板上进行 LED 和数码管的显示,将显示信号作为控制信号,搭配相应的机械臂,控制机械臂抓取移动商品,实现在高速传送带上对商品的分类统计工作。

参考文献

- [1] 邬琦,杨江涛,马喜宏.基于 FPGA 的高速信号采集电路的设计与实现[J].实验室研究与探索,2015,34(04):124-128.
- [2] 陈明,肖江南,陈林,曹子峥,陈杰,吴限,严光文.基于 FPGA 的实时光 OFDM 发射机的研究[J].光电子激光,2013,24(01):63-68.
- [3] 詹云,赵新灿,谭同德.基于 OpenCL 的异构系统并行编程[J].计算机工程与设计,2012,33(11):4191-4195+4293.
- [4] 沈莉,王珊珊.OpenCL 语言及编译技术分析[J].信息系统工程,2012(09):132-133.
- [5] 范兴山,彭军,黄乐天.基于 OpenCL 的 FPGA 设计优化方法研究[J].电子技术应用,2014,40(01):16-19.
- [6] 吴松,张利华.基于 FPGA 的图像处理系统设计与实现[J].无线电通信技术,2018,44(04):407-410.
- [7] Altera 发布面向 FPGA 的 OpenCL 计划[J].电视技术,2011,35(23):35.
- [8] 李吉昌.基于 FPGA+CPU 的图像去雾异构加速方法研究[D].西安:西安电子科技大学,2017.
- [9] 刘伟民,韩斌,李征.基于 linux 的数据采集及在 QT 界面的显示[J].微计算机信息,2008(22):97-99.
- [10] 王攀.基于 Adaboosting 算法的视频人脸检测技术与实现[D].贵州:贵州大学,2016.

Moving Object Recognition System Based on FPGA and OpenCL Hardware Acceleration

GE Di, QIU Cheng, HOU Qun

(Jianghan University, Wuhan 430056, China)

Abstract: In the field of modern industry, the image data needed to be processed is becoming more and more huge, and the computing efficiency of single platform and single

thread can not meet the requirements. Multi-core CPU, GPU, DSP and FPGA, as well as a variety of combinations among them, can achieve parallel operation, but not solve the problem of hardware/software codesign, and have large power consumption and more constraints. To solve this problem, the research is completed in this paper to transform some key recognition algorithms in OpenCV into hardware modules based on FPGA platform and OpenCL standard so as to improve the processing speed of image data. The tests show that the system can increase the speed of traditional conveyor belts from 0.5m/s to 2.5m/s, at which the high-speed recognition can still be carried out. And then the system can be used in the factory, logistics and other fields instead of manual operation to achieve automatic sorting and statistics of goods and improve work efficiency.

Key words: parallel computing; OpenCL; FPGA; high speed identification; hardware acceleration

作者简介

葛迪,江汉大学,硕士,研究方向为物联网与系统工程。

通讯地址:湖北省武汉市蔡甸区江汉大学南区九栋

邮编:430056

邮箱:516774177@qq.com

邱程,江汉大学,硕士,研究方向为复杂系统理论与方法。

侯群,江汉大学,教授,研究方向为智能信息系统。